

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

DILOG(R) File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

013263291 **Image available**

WPI Acc No: 2000-435196/200038

XRPX Acc No: N00-325236

Image pick-up apparatus has forwarding transistors with different threshold voltages, that send signal from photoelectric converter to amplifier of unit cell

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000152086	A	20000530	JP 98320530	A	19981111	200038 B

Priority Applications (No Type Date): JP 98320530 A 19981111

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 2000152086	A	10		H04N-005/335	

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 2000152086	A	10		H04N-005/335	

Abstract (Basic): JP 2000152086 A

NOVELTY - Forwarding transistors (MTX1,MTX2) with different threshold voltages, send a signal from a photoelectric converter to the amplifier of a unit cell. The amplifier is shared between photoelectric converters.

USE - None given.

ADVANTAGE - Reduces number of horizontal wirings. Improves opening rate of apparatus. Reduces number of suitable pixels.

DESCRIPTION OF DRAWING(S) - The figure shows the schematic diagram of a unit cell in an image pick-up apparatus.

Forwarding transistors (MTX1,MTX2)

(51) Int.Cl.
H04N 5/335

識別記号

FI
H04N 5/335

テーマコード(参考)

H01L 27/146
H04N 9/07

9/07

H01L 27/14

E 4M118
P 5C024
A 5C065
A

審査請求 未請求 請求項の数11 OL (全 10 頁)

(21)出願番号 特願平10-320530

(22)出願日 平成10年11月11日 (1998.11.11)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 橋本 誠二

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 星 淳一

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74)代理人 100065385

弁理士 山下 誠平

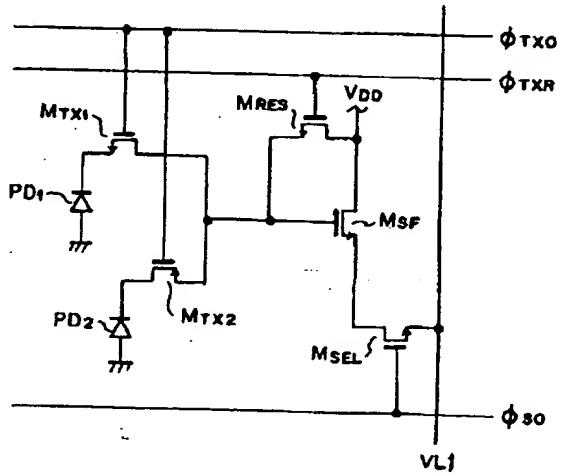
最終頁に続く

(54)【発明の名称】撮像装置および撮像システム

(57)【要約】

【課題】水平方向の配線数を減少させ、開口率を確保する。

【解決手段】複数の光電変換部PDと該複数の光電変換部で共有される増幅手段MSF、MSELとを有する単位セルが複数配列された撮像装置において、光電変換部からの信号を増幅手段に転送するための転送スイッチMTXのしきい電圧が各光電変換部間で異なっている、又は光電変換部からの信号を増幅手段に転送するための転送スイッチMTXとして、少なくとも二つの光電変換部で異なる導電型のトランジスタを用いた。



【特許請求の範囲】

【請求項1】複数の光電変換部と該複数の光電変換部で共有される増幅手段とを有する単位セルが複数配列された撮像装置において、

前記光電変換部からの信号を前記増幅手段に転送するための転送スイッチのしきい電圧が各光電変換部間で異なることを特徴とする撮像装置。

【請求項2】複数の光電変換部と該複数の光電変換部で共有される増幅手段とを有する単位セルが複数配列された撮像装置において、

前記光電変換部からの信号を前記増幅手段に転送するための転送スイッチとして、少なくとも二つの光電変換部で異なる導電型のトランジスタを用いたことを特徴とする撮像装置。

【請求項3】請求項2に記載の撮像装置において、前記転送スイッチは、複数の同じ導電型のトランジスタを含み、該同じ導電型のトランジスタ間でしきい電圧が異なることを特徴とする撮像装置。

【請求項4】請求項1～3のいずれかの請求項に記載の撮像装置において、前記転送スイッチはMOSFETであることを特徴とする撮像装置。

【請求項5】請求項1～4のいずれかの請求項に記載の撮像装置において、前記転送スイッチの制御電極は同一の水平配線に接続されていることを特徴とする撮像装置。

【請求項6】請求項1～5のいずれかの請求項に記載の撮像装置において、前記転送スイッチと前記増幅手段との間に第2の転送スイッチが設けられ、該第2の転送スイッチの制御電極は、前記増幅手段からの出力を垂直出力線へと選択的に出力するための水平選択線に接続されていることを特徴とする撮像装置。

【請求項7】請求項1～6のいずれかの請求項に記載の撮像装置において、前記増幅手段に共有される光電変換部の数は二つであり、これら三つの光電変換部からの信号が前記増幅手段において加算可能であることを特徴とする撮像装置。

【請求項8】請求項7に記載の撮像装置において、前記三つの光電変換部からは異なる色信号が出力され、三つの色信号が混色して白を形成する色信号が形成されることを特徴とする撮像装置。

【請求項9】請求項8に記載の撮像装置において、前記三つの光電変換部からの色信号を前記増幅手段において加算し、輝度信号を出力することを特徴とする撮像装置。

【請求項10】請求項1～9のいずれかの請求項に記載の撮像装置において、前記光電変換部に色フィルタを配置したことを特徴とする撮像装置。

【請求項11】請求項1～10のいずれかの請求項に

路とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は撮像装置および撮像システムに係わり、特に増幅手段を複数の光電変換部間で共有する撮像装置および撮像システムに関するものである。

【0002】

【従来の技術】従来、ゲインセル、あるいはAPS (Active Pixel Sensor) を有する撮像装置には、BAS (Base Store Image Sensor)、CMOSセンサーと呼ばれるものがある。

【0003】これらは光電変換素子であるホトダイオードに蓄積された信号電荷を各々の方式によって増幅し、画像情報として読み出すものである。信号電荷を増幅する手段は各々の画素中に存在するため、ゲインセルあるいはAPSと呼ばれている。

【0004】APSは画素中に増幅手段（アンプ）を有するため、光電変換部の画素に占める割合（面積率）、あるいは、光が入射する領域の画素に占める割合（開口率）は小さくなりがちである。従って撮像装置のダイナミックレンジ、感度、S/N比等は低下する恐れがある。

【0005】増幅手段による面積率、開口率の低下を防ぐ方法として、例えば特開昭63-100879号公報あるいは特開平9-46596号公報に見られるように、複数の光電変換部で1つの増幅手段を共有する構成が提案されている。

【0006】図17はその画素構成を示す図である。図

17において、PD1、PD2は光電変換部となるホトダイオード、MTX41、MTX42はホトダイオードPD1、PD2に蓄積された信号電荷を転送する転送スイッチとなる転送用MOSトランジスタ、MRESはリセットスイッチとなるリセット用MOSトランジスタ、MSF、MSELは増幅手段（ソースフォロワ）を構成するMOSトランジスタであり、MSELは画素を選択する選択スイッチとなる選択用トランジスタである。この画素構成においては、リセット用MOSトランジスタMRES、増幅用MOSトランジスタMSF、選択用トランジスタMSELは二つのホトダイオードPD1、PD2で共有されている。

【0007】

【発明が解決しようとする課題】図17の画素構成においては、一つのホトダイオードPDで一画素を構成する場合に比べ、トランジスタMRES、MSF、MSELが共有されるので、単位セル（2画素分）を構成するトランジスタの数は、 $4 \times 2 = 8$ 個から5個へと減少している。

【0008】しかしながら、単位セルにアクセスするセル間配線の本数は、水平線 $3 \times 2 = 6$ 本、垂直線1本

OSトランジスタMRES、選択用トランジスタMSELの制御配線が1本づつ減るだけである。特にセル間の配線は、撮像装置を構成する半導体チップの上方の層に存在し、画像光の入射に対して遮光層となる非透過性の金属層で形成されていることから、開口率を低下させる原因となる。また、上方に有る層ほどレイアウトルールのラインアンドスペースの値が大きくなることから、配線本数の増大は単位セルあるいは単位画素の寸法縮小に対しては不利に働くことになる。

【0009】本発明は上述の課題を除去するものであり、配線、特に水平方向の配線数を減少させることによって、開口率を確保し、また画素大きさの縮小化を容易とすることを目的とする。

【0010】

【課題を解決するための手段および作用】本発明の撮像装置は、複数の光電変換部と該複数の光電変換部で共有される増幅手段とを有する単位セルが複数配列された撮像装置において、前記光電変換部からの信号を前記増幅手段に転送するための転送スイッチのしきい電圧が各光電変換部間で異なることを特徴とする。

【0011】また本発明の撮像装置は、複数の光電変換部と該複数の光電変換部で共有される増幅手段とを有する単位セルが複数配列された撮像装置において、前記光電変換部からの信号を前記増幅手段に転送するための転送スイッチとして、少なくとも二つの光電変換部で異なる導電型のトランジスタを用いたことを特徴とする。

【0012】本発明は転送スイッチを導通させる配線を複数の転送スイッチ間で共通化することによって、水平方向の配線の本数を減少させるものである。共通化の手段としては、信号レベルの三値化、複数値化を行い、導電型の異なる複数のトランジスタあるいはスレッショルド電圧の異なる複数のトランジスタの採用である。

【0013】

【実施例】以下、本発明の実施例について図面を用いて詳細に説明する。

(第1実施例) 図1に本発明の第1実施例である、撮像装置の単位セル(2画素分)の回路図を示す。

【0014】図1において、PD1, PD2はホトダイオード、MTX1, MTX2は転送スイッチとなる転送用トランジスタである。転送用トランジスタMTX1はスレッショルド電圧が4VであるNMOSFETであり、転送用トランジスタMTX2はスレッショルド電圧が-4VであるPMOSFETである。転送用トランジスタMTX1, MTX2のゲートは共に水平走査線 ϕ TX0に接続されている。またMSFはソースフォロワアンプ(増幅用トランジスタ)、MSELは選択スイッチとなる選択用トランジスタであり、ソースフォロワアンプMSF、選択用トランジスタMSELは増幅手段(ソースフォロア)を構成する。選

【0015】上記撮像装置の単位セルの動作を図1及び図2を用いて以下に説明する。図2は撮像装置の一構成例を示す概略的構成図である。図2中の破線部は図1の単位セルを示している。

【0016】光電荷蓄積に先立って、ホトダイオードPD1, PD2とソースフォロワアンプMSFのゲート電極を所定の電圧にリセットする。リセット信号 ϕ TXRを+5Vとすると、リセット用MOSトランジスタMRESは導通し、ソースフォロワアンプMSFのゲート電極は電源電圧VDDの+5Vとなる。

【0017】次いで制御信号 ϕ TX0を+5Vとすると、NMOSFETである転送用トランジスタMTX1が開き、ホトダイオードPD1が電源電圧VDDの値にバイアスされる。次いで ϕ TX0を0Vとすると、今度はPMOSFETである転送用トランジスタMTX2が開き、ホトダイオードPD2が同様に電源電圧VDDの値となる。

【0018】次いで ϕ TX0を中間電位である2.5Vにセットする。それによって転送用トランジスタMTX1, MTX2の導通は中断され、ホトダイオードPD1, PD2

20 は逆バイアス状態に保持される。

【0019】光が入射するに従ってホトダイオードPD1, PD2中に信号電荷が蓄積する。一定時間後に、 ϕ TX0を+5Vとし、NMOSFETである転送用トランジスタMTX1を開き、ホトダイオードPD1中の信号電荷をソースフォロワアンプMSFのゲートへと転送する。次いで走査信号 ϕ S0を5Vとし、選択用トランジスタMSELを導通させる。ソースフォロワアンプMSFのゲート電位に対応する光信号は電源VDDからソースフォロワアンプMSFを通って流れる電流に変換され、垂直出力線VL1から一時蓄積容量CTS1へ運ばれる。

【0020】その後、 ϕ TX0を0Vとすると、転送用トランジスタMTX1が閉じ、今度はPMOSFETである転送用トランジスタMTX2が開き、ホトダイオードPD2中の信号電荷をソースフォロワアンプMSFのゲートへと転送する。以下、同様の動作でホトダイオードPD2中の信号電荷に対応する電流信号が垂直出力線VL1から一時蓄積容量CTS2へ運ばれる。

【0021】なお、ホトダイオードPD1, PD2中からそれぞれ信号を読み出す前に、ソースフォロワアンプMSFのゲートをリセットし、その残留電荷をノイズとして読み出し、それぞれ一時蓄積容量CTN1, CTN2へ蓄積する。一時蓄積容量CTS1, CTS2へ蓄積された信号、一時蓄積容量CTN1, CTN2へ蓄積されたノイズは水平出力線に転送される。出力アンプA1で信号とノイズとの減算が行われ、ホトダイオードPD1からのノイズが除去された信号S1が出力され、出力アンプA2で信号とノイズとの減算が行われ、ホトダイオードPD2からのノイズが除去された信号S2が出力される。

水平走査線の本数を従来例よりも1本減少させることができる。それによって単位セルの面積の縮小化が容易となり、また開口率も向上する。

【0023】図1及び図2の撮像装置の単位セルの動作のタイミングチャートを図3に示す。

【0024】水平ランキング期間(H・BLK)に単位セルの読み出し動作が行われ、まず、T1期間に ϕ_{TXR} 、 ϕ_{S0} 、 ϕ_{N1} をハイレベルとし、ソースフォロワアンプMSFのゲート部をリセットしその残留電圧をノイズVN1として一時蓄積容量CTN1に出力する。

【0025】次にT2期間に ϕ_{TX0} を5V、 ϕ_{S0} 、 ϕ_{S1} をハイレベルにすることによってホトダイオードPD1の光電変換信号をソースフォロワアンプのゲート部に転送し、その信号電圧を信号VS1として一時蓄積容量CTS1に出力する。

【0026】次にT3期間に ϕ_{TXR} 、 ϕ_{S0} 、 ϕ_{N2} をハイレベルとし、ソースフォロワアンプMSFのゲート部をリセットしその残留電圧をノイズVN2として一時蓄積容量CTS2に出力する。

【0027】次にT4期間に ϕ_{TX0} を0V、 ϕ_{S0} 、 ϕ_{S2} をハイレベルにすることによってホトダイオードPD2の光電変換信号をソースフォロワアンプのゲート部に転送し、その信号電圧を信号VS2として一時蓄積容量CTS2に出力する。

【0028】上記のノイズと信号は、出力アンプA1、A2で信号とノイズとの減算が行われ、ノイズが除去された信号S1、S2として出力される。

【0029】以上説明した実施例はソースフォロワアンプMSFに2つの光電変換部が接続されて単位セルを構成する例であるが、3以上の光電変換部がソースフォロワアンプMSFに接続されて単位セルを構成する場合にも本発明は適用できる。

【0030】図4及び図5にソースフォロワアンプMSFに4つの光電変換部が接続された単位セル(4画素)の等価回路図を示す。

【0031】図4は垂直方向の画素で転送スイッチのVthを変えた接続例図であり、図5は水平方向の画素で転送スイッチのVthを変えた接続例図である。

(第2実施例) 本発明の第2実施例である撮像装置の単位セル(2画素分)の回路図を図6に示す。図1の構成部材と同一構成部材については同一符号を付して説明を省略する。

【0032】上述した第1実施例では転送スイッチとなる転送用トランジスタとして、NMOSFET、PMOSFETを用いている、本実施例では転送用トランジスタとして、スレッショルド電圧の異なるNMOSFETを用いる。

【0033】すなわち本実施例では、転送用トランジ

ッショルド電圧3.0VのNMOSFETであり、ともにゲート電極が制御信号 ϕ_{TX0} が印加される共通の水平走査線に接続されている。

【0034】本実施例の動作を以下に説明する。

【0035】ホトダイオードPD1に蓄積した光信号電荷を、 ϕ_{TX0} を+2Vとして、転送用トランジスタ(転送ゲート)MTX11を開いてソースフォロワアンプMSFのゲートへと転送する。その際、信号転送が信号電荷を途中で失わない完全転送であるように、ホトダイオードPD1とソースフォロワアンプMSFのゲート間の電圧は5V程度あることが望ましい。

【0036】ホトダイオードPD1からソースフォロワアンプMSFのゲートに転送された信号電荷に対応する信号を、第1実施例と同様に垂直信号線VL1から読み出した後に、リセット用トランジスタMRESを開いて、ホトダイオードPD1にVR端子から+1Vを印加し、ホトダイオードPD1を逆バイアス状態にし、信号電荷を空にする。

【0037】次いで転送用トランジスタMTX11を閉じて、ソースフォロワアンプMSFのゲートに+6Vを印加してリセット動作を行う。次いで ϕ_{TX0} を5Vとして、転送用トランジスタMTX11及びMTX12を同時に開く。ホトダイオードPD2に蓄積された光電荷は、完全転送モードで転送されるため、ホトダイオードPD1に逆流することなく、全てソースフォロワアンプMSFのゲートに転送される。以下の動作は第1実施例と同様に、ホトダイオードPD2からソースフォロワアンプMSFのゲートに転送された信号電荷に対応する信号を垂直信号線VL1から読み出す。

【0038】本実施例によれば、光信号電荷を読み出す順序はPD1→PD2と限定されるものの、転送用トランジスタ(転送ゲート)に使用するMOSFETが同一導電型であるために、ウェル等の余分な面積を必要とせず、集積度が向上する。カラーセンサの場合、一般的に信号量の少ないホトダイオードPD1に青のフィルタ(赤)、ホトダイオードPD2に緑のフィルタを配置すれば、ホトダイオードPD1の信号がホトダイオードPD2へオーバフローして混色する影響は少なくなる。また、両転送用トランジスタMTX1、MTX2を同時に開くような電圧を印加することによって、容易に画素間の信号加算(平均化)を行うようにすることができる。

【0039】なお、ホトダイオードPD1、PD2中からそれぞれ信号を読み出す前に、ソースフォロワアンプMSFのゲートをリセットし、その残留電荷をノイズとして読み出し、それぞれ一時蓄積容量CTN1、CTN2へ蓄積するのは先の実施例と同様である。ただし、ノイズN2を読み出す前に、前記ホトダイオードPD1の電位をPD2読み出しに支障が生じない電位にしておくことが求めら

図を示す。

【0041】まず、T1期間に、 ϕ_{TXR} をハイレベルとし、ソースフォロワアンプMSFのゲート部を(VR=)+6Vを印加してリセットする。その残留電圧をノイズVN1として一時蓄積容量CTN1に出力する。

【0042】次にT2期間に、 ϕ_{TX0} に+2Vを印加して、転送用トランジスタMTX1を開いてホトダイオードPD1に蓄積した光信号電荷を、ソースフォロワアンプMSFのゲートへと転送し、その信号電圧を信号VS1として一時蓄積容量CTS1に出力する。

【0043】次にT3期間に、 ϕ_{TXR} をハイレベルとし、リセット用トランジスタMRESを開いて、ホトダイオードPD1にVR端子から+1Vを印加し、ホトダイオードPD1を逆バイアス状態にし、信号電荷を空にする。

【0044】次に、T4期間に、前記転送用トランジスタMTX1を閉じて、ソースフォロワアンプMSFのゲート部のみをリセットし、残る電圧をノイズVN2として一時蓄積容量CTN2に出力する。

【0045】次に、T5期間に、 ϕ_{TX0} を+5Vとして、転送用トランジスタMTX11及びMTX12を同時に開く。上述したようにホトダイオードPD2に蓄積された光信号電荷は、完全転送モードで転送されるため、ホトダイオードPD1に逆流することなく、全てソースフォロワアンプMSFのゲートに転送され、その信号電圧を信号VS2として一時蓄積容量CTS2に出力する。

【0046】ここで、転送用トランジスタに使用されるMOSFETのドレイン電圧-ドレイン電流特性の代表例を図8に示す。

【0047】図8から判ることは、スレッショルド電圧3.0V以下においてもサブスレッショルド電流が約1Vの幅の領域で流れることである。またその下にはリーコ電流が流れている。

(第3実施例) 図9に本発明の第3実施例である撮像装置の単位セル(2画素分)の回路を示す。図6の構成部材と同一構成部材については同一符号を付して説明を省略する。

【0048】本実施例においては転送スイッチとなる転送用トランジスタMTX1, MTX2とソースフォロワアンプMSFのゲートの間に第2の転送スイッチとなる転送スイッチMTSが直列に挿入されている。転送スイッチMTSはスレッショルド電圧が1.0VのNMOSETであり、信号 ϕ_{SO} が加えられる水平走査線に接続されている。

【0049】本実施例においては、低いスレッショルド電圧1.0Vを有する転送用トランジスタMTX1に仮にサブスレッショルド電流あるいはリーコ電流が流れることが有っても、転送スイッチMTSが開かない限りはソースフォロワアンプMSFのゲートに電流が流れ込むことは

【0050】なお本実施例は二つの光電変換部でアンプを共有する場合の例であるが、本発明はかかる例に限定されず、三以上の光電変換部でアンプを共有する撮像装置にも適用可能である。

(第4実施例) 図10に本発明の第4実施例である、撮像装置の単位セル(3画素分)の回路を示す。図6の構成部材と同一構成部材については同一符号を付して説明を省略する。

【0051】ホトダイオードPD1はR画素の受光素子

10 であるホトダイオードであり、ホトダイオードPD2はG画素の受光素子であるホトダイオード、ホトダイオードPD3はB画素の受光素子であるホトダイオードである。各ホトダイオードPD1, PD2, PD3の白色光入射時の変換効率は、カラーフィルタの透過効率も含めて、各々30%, 59%, 11%に設定されている。また転送用トランジスタMTX21～MTX23を構成するNMOSFETのスレッショルド電圧は、各々1.0V, 2.5V, 4.0Vである。また本実施例は第3実施例と同様に ϕ_{SO} が加えられる水平走査線に接続された転送スイッチMTSを有する。

【0052】本実施例においては、通常の各画素読出しが外に、前記R, G, B3画素の信号を同時に読出し、加算してNTSCの輝度信号を得ることもできる。即ち、水平走査線に加えられる信号 ϕ_{TX0} を+5Vとして、転送用トランジスタMTX21～MTX23を同時に開くことによって、各光電変換部(ホトダイオードPD1, PD2, PD3)に蓄積した信号電荷を同時に読み出す。

【0053】本実施例によれば特に複雑な回路を要することなく、NTSCの輝度信号を得ることができる。

(第5実施例) 本発明の第5実施例である、撮像装置の撮像装置の単位セル(4画素分)の回路を図11に示す。図6の構成部材と同一構成部材については同一符号を付して説明を省略する。

【0054】図11において、MTX31～MTX34は転送用トランジスタであり、各々のスレッショルド電圧が1.0V, 2.0V, 3.0V, 4.0Vである。本実施例においては信号電荷はホトダイオードPD1, PD2, PD3, PD4の順で順次読み出される。

【0055】本実施例においては2行2列に対応する画素群の信号電荷を水平線3本という少ない本数で読み出すことができる。

【0056】以上、本発明の撮像装置の各実施例について説明したが、次に本発明の撮像装置の単位セルの具体的なレイアウト図の一例について従来例と対比しつつ説明する。

【0057】図12及び図13は二つの光電変換部でアンプを共有する単位セルのレイアウト図であり、図12は図17の従来例に対応するレイアウト図、図13は図

01はホトダイオードPD1を構成する拡散領域、102は転送用トランジスタMTX41のゲート電極、103はホトダイオードPD2を構成する拡散領域、104は転送用トランジスタMTX42のゲート電極、105は選択用トランジスタMSELのゲート電極、106はソースフォロワアンプMSFのゲート電極、107はリセット用トランジスタMRESのゲート電極、108は奇数行のホトダイオードの転送用トランジスタの制御信号 $\phi TX00$ が印加される制御線、109はリセット用トランジスタの制御信号 $\phi TX0$ が印加される制御線、110は選択用トランジスタMSELの制御信号 ϕSD が印加される制御線、111は偶数行のホトダイオードの転送用トランジスタの制御信号 $\phi TX0e$ が印加される制御線である。

【0059】一方、図13において、200は垂直出力線、201はホトダイオードPD1を構成する拡散領域、202は転送用トランジスタMTX11のゲート電極、203はホトダイオードPD2を構成する拡散領域、204は転送用トランジスタMTX12のゲート電極、205は選択用トランジスタMSELのゲート電極、206はソースフォロワアンプMSFのゲート電極、207はリセット用トランジスタMRESのゲート電極、208はホトダイオードの転送用トランジスタの制御信号 $\phi TX0$ が印加される制御線、209はリセット用トランジスタの制御信号 $\phi TX0$ が印加される制御線、210は選択用トランジスタMSELの制御信号 ϕSD が印加される制御線である。

【0060】図12と図13との対比から明らかなように、本発明の実施例を示す図13ではホトダイオードの転送用トランジスタと接続される制御線が1本（従来例では2本）ですむ。

【0061】図14及び図15は四つの光電変換部でアンプを共有する単位セルのレイアウト図であり、図14は従来例のレイアウト図、図15は図11の第5実施例に対応するレイアウト図である。

【0062】図14において、300は垂直出力線、301、303、305、307はそれぞれ四つのホトダイオードを構成する拡散領域、302、304、306、308は各ホトダイオードに対応する転送用トランジスタMTXのゲート電極、309は選択用トランジスタMSELのゲート電極、310はソースフォロワアンプMSFのゲート電極、311はリセット用トランジスタMRESのゲート電極、312～315は転送用トランジスタの制御信号 $\phi TX1$ ～ $\phi TX4$ が印加される制御線、316はリセット用トランジスタの制御信号 ϕTXR が印加される制御線、317は選択用トランジスタMSELの制御信号 ϕSD が印加される制御線である。

【0063】一方、図15において、400は垂直出力

～PD4に対応する転送用トランジスタMTX31～MTX34のゲート電極、409は選択用トランジスタMSELのゲート電極、410はソースフォロワアンプMSFのゲート電極、411はリセット用トランジスタMRESのゲート電極、412は転送用トランジスタの制御信号 ϕTX が印加される制御線、413はリセット用トランジスタの制御信号 ϕTXR が印加される制御線、414は選択用トランジスタMSELの制御信号 ϕSD が印加される制御線である。

10 【0064】図14と図15との対比から明らかなように、本発明の実施例を示す図15ではホトダイオードの転送用トランジスタと接続される制御線が1本（従来例では4本）ですむ。

【0065】図16に撮像システム概略図を示す。同図に示すように、光学系71、絞り80を通過して入射した画像光はCMOSセンサー72上に結像する。CMOSセンサー72上に配置されている画素アレーによって光情報は電気信号へと変換され、ノイズ除去されて出力される。その出力信号は信号処理回路73によって予め決められた方法によって信号変換処理され、出力される。

20 信号処理された信号は、記録系、通信系74により情報記録装置により記録、あるいは情報転送される。記録、あるいは転送された信号は再生系77により再生される。絞り80、CMOSセンサー72、信号処理回路73はタイミング制御回路75により制御され、光学系71、タイミング制御回路75、記録系・通信系74、再生系77はシステムコントロール回路76により制御される。

【0066】

30 【発明の効果】以上説明したように、本発明によれば、水平方向の配線数を減少させることができ、結果として開口率が向上し、画素縮小化に適した撮像装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例である撮像装置の単位セル（2画素分）の回路図である。

【図2】本発明の撮像装置の一構成例を示す概略的構成図である。

【図3】図1及び図2の撮像装置の単位セルの動作のタイミングチャートである。

【図4】垂直方向の画素で転送スイッチの V_{th} を変えた接続例図である。

【図5】水平方向の画素で転送スイッチの V_{th} を変えた接続例図である。

【図6】本発明の第2実施例である撮像装置の単位セル（2画素分）の回路図である。

【図7】上記実施例の単位セルのタイミング図である。

【図8】転送用トランジスタに使用されるMOSFET

11

〔2画素分〕の回路図である。

【図10】本発明の第4実施例である撮像装置の単位セル(3画素分)の回路図である。

【図11】本発明の第5実施例である撮像装置の撮像装置の単位セル(4画素分)の回路図である。

【図12】従来例に対応する二つの光電変換部でアンプを共有する単位セルのレイアウト図である。

【図13】図6の実施例に対応する二つの光電変換部でアンプを共有する単位セルのレイアウト図である。

【図14】従来例に対応する四つの光電変換部でアンプを共有する単位セルのレイアウト図である。

【図15】図11の実施例に対応する四つの光電変換部でアンプを共有する単位セルのレイアウト図である。

12

【図16】撮像システム概略図である。

【図17】従来の画素構成を示す図である。

【符号の説明】

PD1～PD4 ホトダイオード

MTX1, MTX2, MTX11, MTX12, MTX21～MTX23, MTX31～MTX34 転送用トランジスタ(転送スイッチ)

MSF アンプ

MSEL 選択用トランジスタ(選択スイッチ)

MRES リセット用トランジスタ(リセットスイッチ)

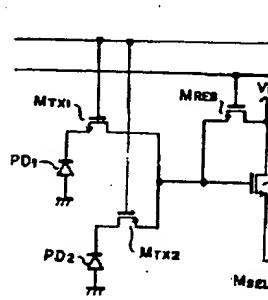
10 VL1 垂直出力線

208, 412 水平走査線(制御線)

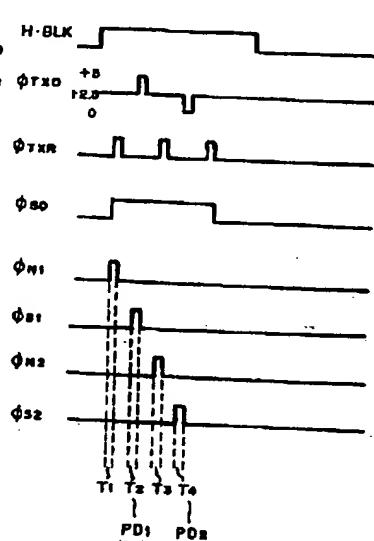
209, 413 リセット線(制御線)

210, 414 選択線(制御線)

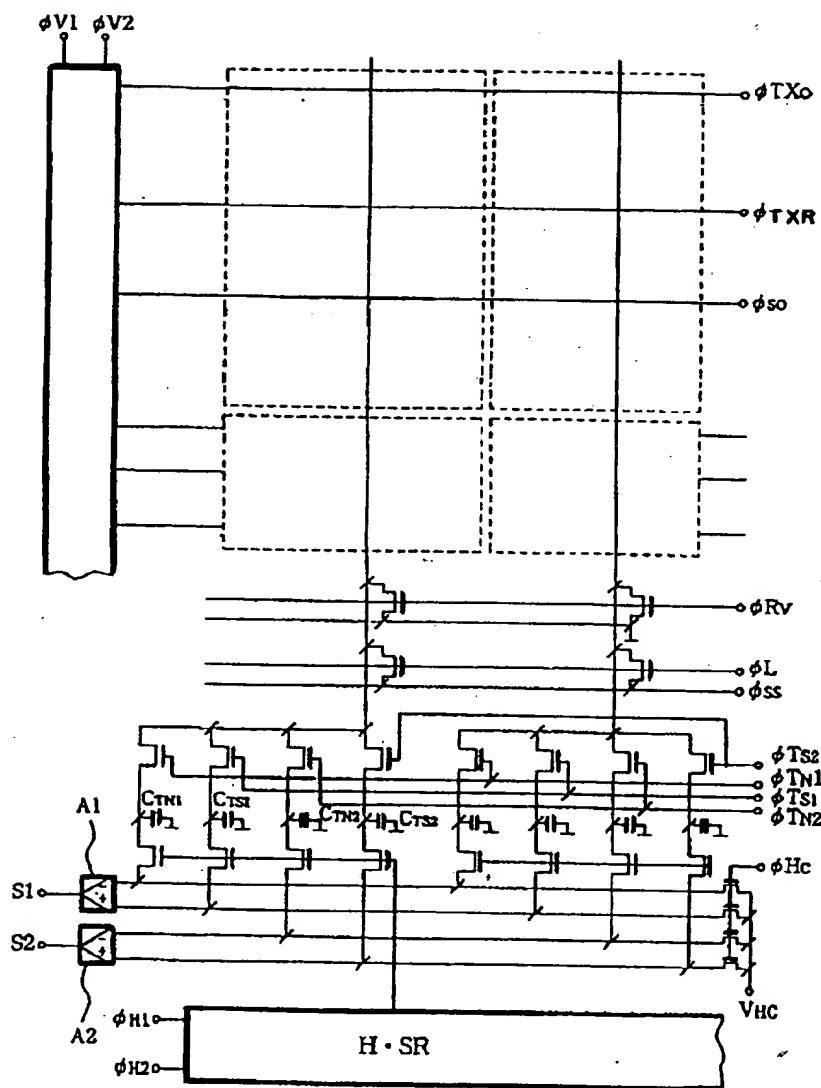
【図1】



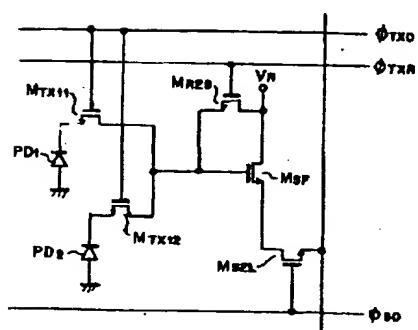
【図3】



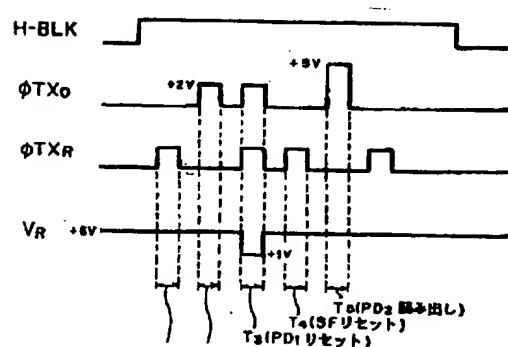
【図2】



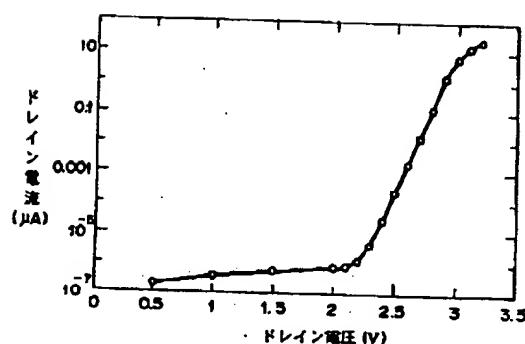
【図6】



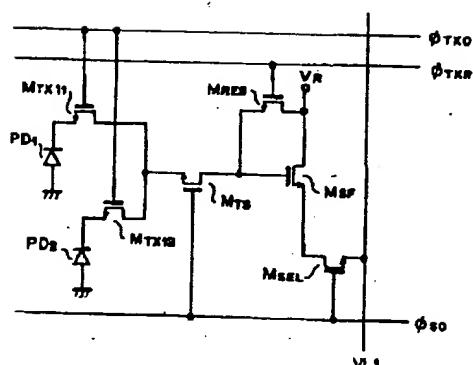
【図7】



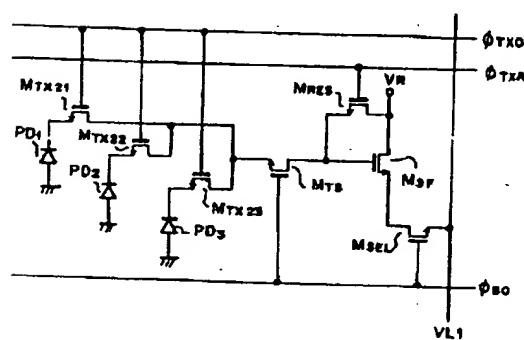
【図8】



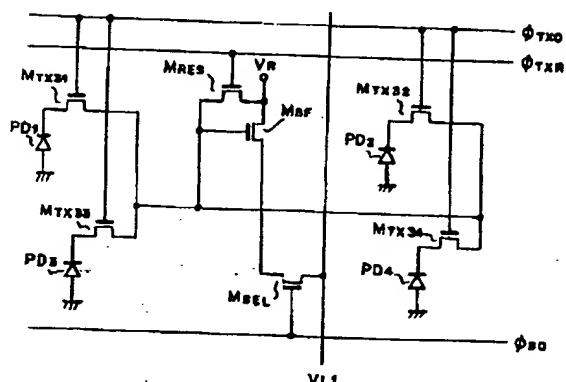
【図9】



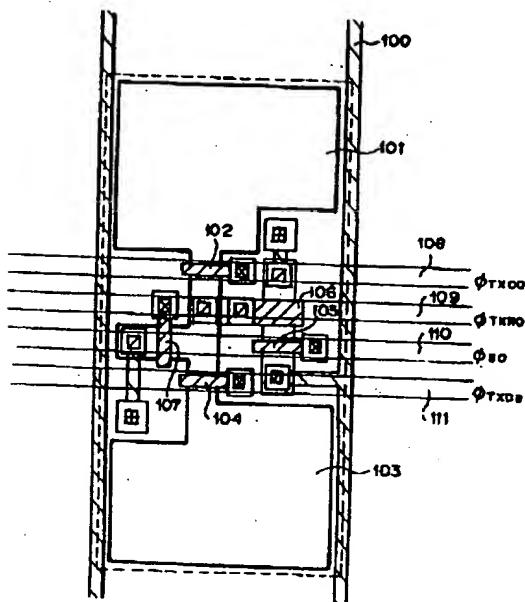
【図10】



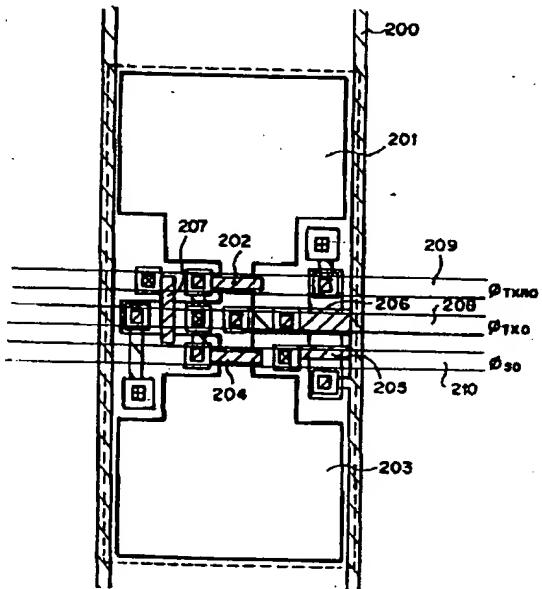
【図11】



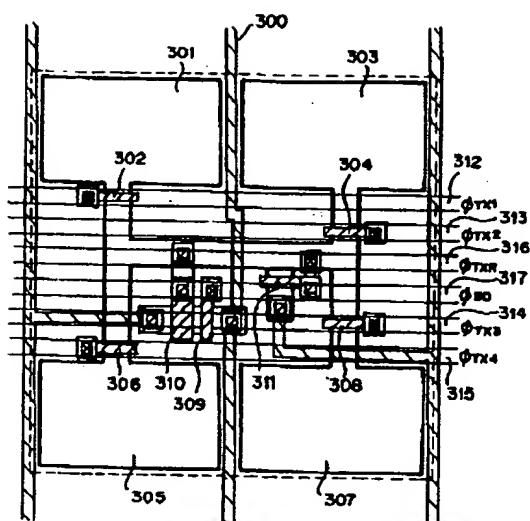
【図12】



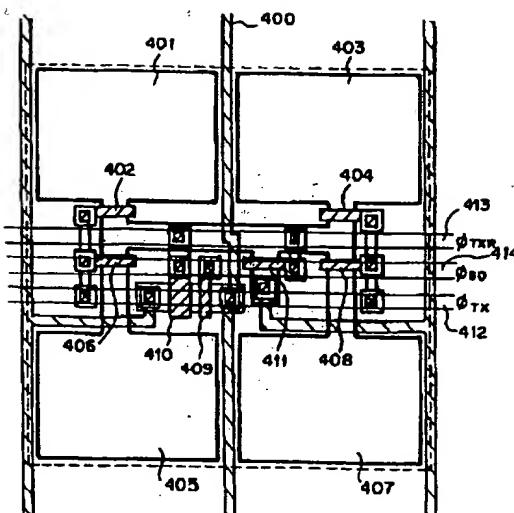
【図13】



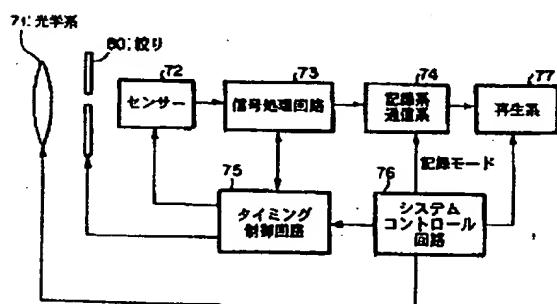
【図14】



【図15】



【図16】



フロントページの続き

Fターム(参考) 4M118 AA01 AA10 AB01 BA14 CA03
 DB01 DD09 DD12 FA06 FA33
 FA42 GC08 GD02
 5C024 AA01 CA05 CA12 CA15 DA01
 FA01 GA01 GA31 JA21
 5C065 AA01 BB22 BB30 BB48 CC01
 DD01 EE03